

XJTAGバウンダリスキャン手法で コスト、不良品、開発期間を削減

XJTAG社/Simon Payne, Dominic Plunkett
富士設備工業(株)/浅野 義雄

1 はじめに

わずかな工夫と取り組みで、製品開発から製造・メンテナンスに渡る工数とコストは削減できる。豪Haliplex社では、マルチサービス・アクセス端末（高実装PCBに高機能組み込みプロセッサ、FPGA、ASIC、高速通信データデバイス、光ファイバデバイス、I2C、Ethernetスイッチを搭載）の試作品デバッグ、量産テストに、『XJTAGバウンダリスキャンシステム』（写真1）を採用し、工数と不良品削減により、年間10万米ドル以上のコスト削減に成功したことを公開している。

2 実装検査技術が直面する課題

コンシューマ製品からプロフェッショナルなシステムまで、電子機器の小型化要求は止まることを知らず、エレクトロニクス実装技術における課題となっている。試作品、量産を問わず、アクセス不可能なI/OをもつBGAパッケージなどを高密度に実装する基板テストは困難であり、多くの時間を要する。従来手法では、試作品の検証とデバッグに数日から数週間を要し、新製品を開発する度に、きわめて多大な開発コストを伴う。そして量産に入ると、イン

サーキットテストプローブによりアクセスできるI/Oが限られるため、カバレッジの達成に制約を生じることになる。

3 JTAGバウンダリスキャンテスト

バウンダリスキャンは、マイクロプロセッサやFPGAなどデバイス・オン・チップに実装される専用のテスト回路を利用する。各デバイスは、個々にテストアクセスポートをもち、これらをバウンダリスキャンチェーンとして基板上にシリアルに配線し、4ピンのヘッダコネクタで基板外部と接続する（図1、2）。このヘッダにテストツールを接続することで、個々の接続不可能なコネクタにも、アクセスできるようになる。このテスト手法は、Joint Test Action Group（JTAG）によりIEEE 1149.1スタンダードとして1990年に



写真1 XJTAG Standard

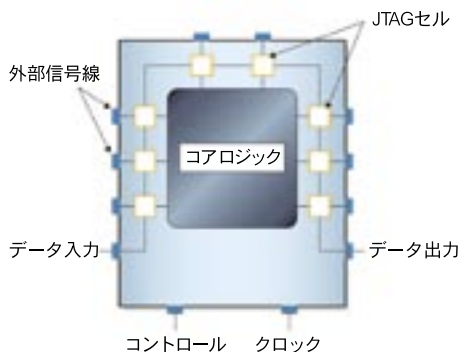


図1 JTAGデバイスの中身

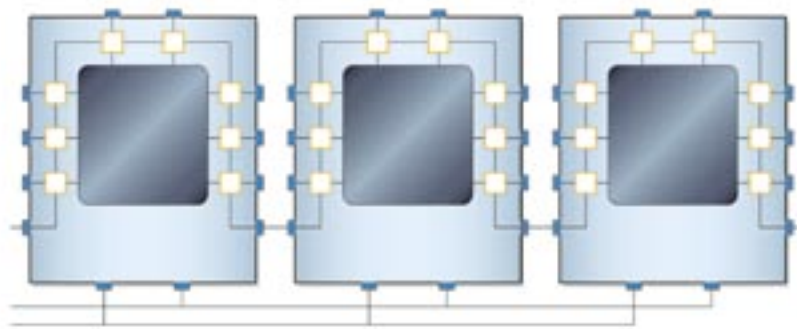


図2 JTAGチェーン接続のイメージ

制定されている。

BGA、CSPの増加により、基板サイズの小型化に反比例して配線密度は高くなっている。オシロスコープなどでは、このようなデバイスのテストアクセスができなくなっていて、もはやバウンダリスキャン手法を無視することはできなくなっている。従来なら数日から数週間費やしていた基板の動作確認は、最新のオールインワン・バウンダリスキャンシステムでは数時間で行える。

また、イーサネットコントローラなどJTAG未対応デバイスの送受信テストも、専用基板やシステムに対するリセットなしに行える。それゆえ早期段階でイーサネットインタフェースの動作確認ができる。そして製品開発時にソフトウェア開発チームが動作を疑っても、同じテストを走らせればハードウェアに問題がないことを直ちに証明できる。そしてソフトウェアチームは、障害原因の特定に専念できる。このように証明が容易にできないと、多くの時間と労力が失われることは明らかである。

トにも使用可能で、バウンダリスキャンチェーン上に直接接続されない未対応デバイスもサポートされる。これにより、イーサネットポート、ADC、DAC、シリアルメモリ、センサ、ディスプレイドライバ、スイッチなどの部品を搭載するボードのテスト時に、バウンダリスキャンを用いて高いテストカバレッジを達成することが可能となっている。

バウンダリスキャンテストプログラム開発では、JTAGチェーンをネットリストから自動検出し、ドラッグ&ドロップで設定できる(図4)。基板をJTAGプローブに接続し、ホスト上からプロジェクト名を指定して登録するだけで行える。追加の基板もクリックのみで統合し、完全なシステムとして設定することができる。そしてJTAGプローブからスキャンチェーンが検出され、JTAGデバイスに相当するBSDLファイルを指定し、グラウンドネットも同様に検出され、他のコンポーネントへの追加テストへと誘導される。また

4 開発・量産テストの工数・コストを削減

本製品は、効率的なテストソフトウェア開発と、テスト再利用の仕組みを提供し、バウンダリスキャンテストの潜在能力を最大限に引き出している(図3)。I2CやSPIなどボードレベルのインターコネクトテス



図4 XJDeveloper

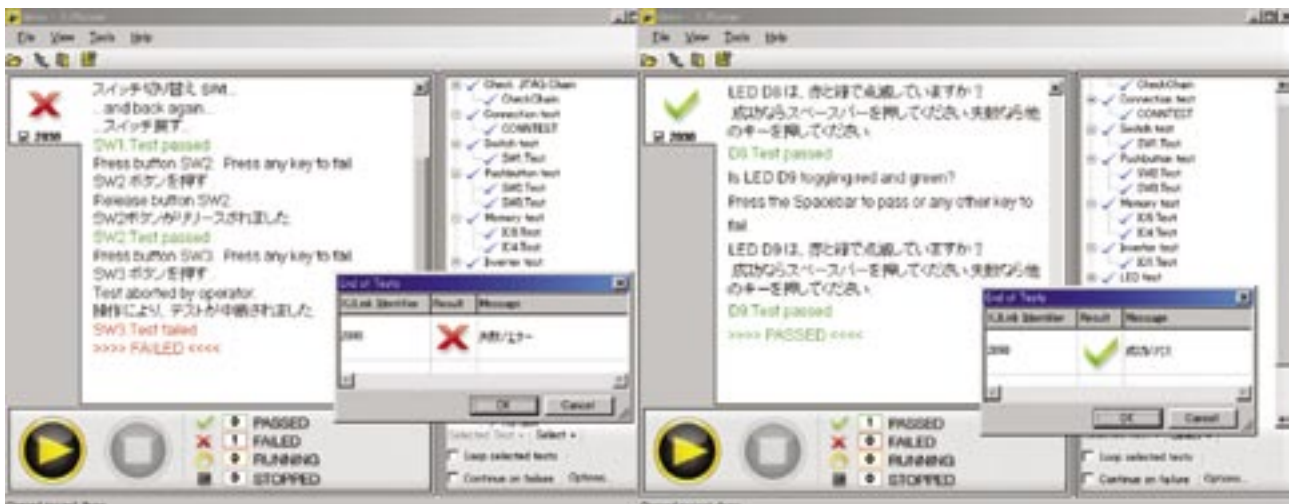


図3 XJrunner

F E A T U R E

F E A T U R E

基板上すべてのJTAG未対応デバイス（クラスタデバイス）を迅速、簡単に分類できる。たとえば、すべてのプルアップ抵抗など各種部品は、ワンクリックで一纏めにグループ化して、設定が直ちに行える。つまりJTAG未対応デバイスも、JTAGデバイスを介してシームレスにアクセスできる仕組みを本製品は提供している。

このハイレベルなテスト記述言語は専用に抽象化されることで、開発が容易に迅速に行えること、また再利用が簡単であることなど、将来にわたって開発工数削減に貢献する。

5 テストソフトの再利用を最大限に

量産テストのカバレッジを最大限にすること、デバッグ期間を短縮して、市場にいち早く製品を投入するといった課題に対しては、設計・開発段階から量産検査・メンテナンスまで、共通のプラットフォームを提供し、テスト資産を共有する仕組みを提供する。開発工程で作成されるテストプログラムは、繰り返し再利用され、組織内で資産を共有し、開発期間を削減できる。

また、ハードウェア開発の多くは、既存製品の変更を基にした派生開発（差分開発）であるが、既存資産であるテストプログラムを再利用し、早期段階で欠陥を特定し回避することが可能となる。重要なのは、新しい設計やリビジョンは多くの場合、既存設計と類似しているということである。本製品なら変更箇所を特定するだけで、テストはリビジョンに渡って再利用される。

抽象度を上げ、特定のドメインにフォーカスするDSL（ドメインスペシフィック言語）ソフトウェア技術を採用することで、このような再利用ができるようになった。

6 革新のデバイス技術とバウンダリスキャンの融合

本製品では、サイリンクス社のVirtex-5 FPGAのソフトウェアモニタをサポートし、電源評価や熱の管理をJTAGポートを介して行えるようになった（65nm

Virtex-5）。Virtex-5に統合されたシステムモニタは、FPGAの電源、ほかのアナログ入力、チップ上の温度を読み込むことができる。たとえば、このシステムモニタと本製品を合わせれば、パワーレールが許容内にあることをプロセス早期に、あるいはフル動作状態でも確認できる。またプロセッサのスピード向上によりチップの温度は熱くなっているため、ヒートシンクやエアフローなどの対策が大きな課題となっている。システムモニタを利用できれば、FPGAデバイスから直接温度を測定できるので、多くの情報が得られる。たとえば、動作をさせながら温度が予想より低ければ、冷却装置を取り除く、熱ければ追加を検討するなどである。

一般にテストでは、オンチップのシステムモニタに加えて、温度プローブによるシステムの遠隔測定も必要ではある。しかし遠隔プローブでは、FPGAデバイスパッケージ内にアクセスすることはできない。Virtex-5のシステムモニタなら、JTAGインタフェースを介してアクセスできるので、特別な準備が必要となることはない。

また、たとえば電源がシステム内で正しく電圧を供給しているとしても、JTAGとVirtex-5のシステムモニタを介してデバイスレベルの電圧が計測できれば、プリント基板や配線上での電圧降下を突き止めることに役立てられる。しかも、これはチップが動作中でも行うことができる。本製品は、このようなサイリンクスデバイスのもつ優位性を、JTAGを介して有効利用することを後押ししている。

7 バウンダリスキャンテスト採用による成功事例

前述したHaliplex社では、JTAGバウンダリスキャンテストの導入により、高いテストカバレッジを達成し、欠陥を正確にトレースしてデバッグと修正作業を軽減することで、最新デザインを製造に委託するまでに要する期間を、およそ4日に短縮した。年間に開発する新しいボードの数を考えると、約2万4,000米ドルもの開発者のコストが削減されたことになり、本製品への投資が直ちに回収されたことに相当する。しかし、量産製造テストへの戦略として用いることで、さらなる効果が得られている（写真2）。

Haliplex社では、基板は製造パートナーで組み上げられるが、設計・開発時に作成したバウンダリスキャンテストプログラムを再利用して、量産テスト、デバイスへのプログラミング、シリアル番号の書き込みなどが実行される。また、テスト実行環境には診断機能があり、製造パートナー自身で欠陥を突き止めることができるようになった。これにより欠陥ボードの納品が90%近く削減され、年間6万4,000米ドルものスクラップの削減、1万2,000米ドルもの修理担当者の時間コストを削減している。

Briton EMS社では、JTAGバウンダリスキャンテスト技術の採用により、Link Research社のワイヤレスカメラ伝送装置に搭載される複雑な基板でも、92%のテストカバレッジを達成している。また、接続テストや基板デバッグは、DSPのファームウェアを焼く前に実行できるようになり、多くの時間が削減している。

英国セットトップボックス市場をリードするTVonics Solutions社は、JTAGバウンダリスキャンテストを製造パートナーである英Sony Manufacturing社の製造ラインに組み込んでおり、プロダクトライフサイクル全般にわたって本製品を活用している（写真3）。設計開発者はプロトタイプ基板の開発期間を短縮している。製造担当は自動化インサーキットテストに組み込んで、製造検査のテスト時間を飛躍的に改善している。このテスト環境は、最新のfreeview DVR（デジタルビデオレコーダ）の製造にも適応され、その一環としてNOR型フラッシュメモリへの小さなブートローダの書き込みにも利用されている。製

品開発ライフサイクルを通じて基板のデバッグ、プログラミング、テストをサポートし、早期段階からプロトタイプデバッグ、CADネットリストを用いてのデザイン検証、機能テストの開発、プロジェクト間の再利用が行えるようになり、開発工数・費用を飛躍的に削減できている。

8 必須となり進化を続けるテクノロジー

- ① BGAなど高密度実装デバイスに対する従来式テストの限界から、JTAGバウンダリスキャンによるテストは必要不可欠となり、またもっとも経済的でシンプルなテスト技術であること
- ② 最新のソフトウェア抽象化技術と、再利用技術を活用することで、度重なる設計変更・修正や、設計の再利用に対する差分開発への対処が容易になったこと
- ③ 革新のデバイステクノロジーを融合したテスト技法が活用できることなど、XJTAG社によるバウンダリスキャン技術は、エレクトロニクス実装技術が抱える検証の課題を克服するべく進化を続けている

今後、さらなる強化策として、IEEE1149.6ではACカップリングのテストについて取り組まれている。IEEE1149.7では、JTAG信号線を4本から2本にするなど、より効率的で、経済的なシンプルな仕組みになることが期待されている。



写真2 Haliplex社



写真3 TVonics社