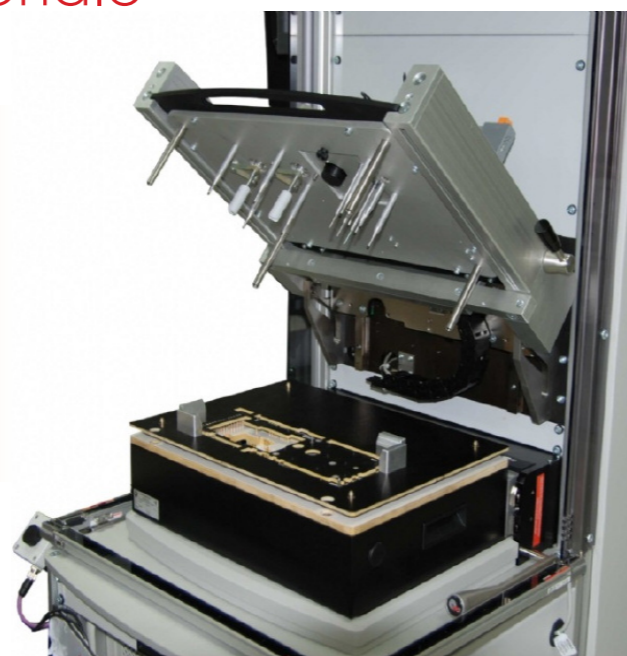


UN UNICO BANCO PER IL TEST FUNZIONALE E BOUNDARY

Il test boundary scan abbinato al test funzionale

La complessità dei componenti elettronici digitali ha reso sempre più utilizzato il test Boundary Scan, grazie all'interfaccia disponibile su tutti i più recenti componenti. A questo test poco invasivo è importante associare un test funzionale integrato, in modo da completare la verifica del sistema e garantire che tutte le parti che lo compongono siano controllate.



Cinzia Mancuso
Gianluca Pizzocolo

Il test di schede mediamente complesse a fine produzione è sempre stato storicamente composto da test ICT seguito da test funzionale, a volte preceduti dall'ispezione ottica e a raggi X.

Il test ICT prevede di accedere a tutti i nodi del circuito mediante un letto d'aghi o tramite sonde mobili per verificare la correttezza dei componenti montati afferenti ai vari nodi. I componenti vengono isolati uno per volta mediante diverse tecniche ad esempio quella del Guarding per i componenti analogici più semplici.

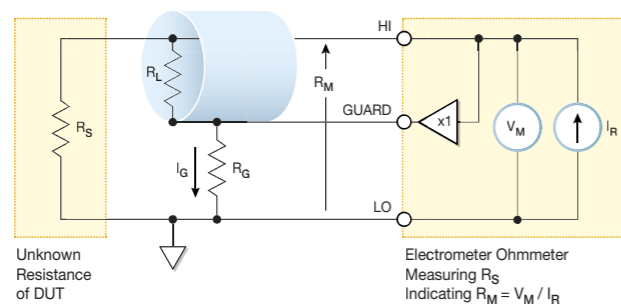
Tale tipologia di test verifica che i componenti montati siano giusti, ma non è ovviamente in

grado di verificare che poi la scheda alimentata funzioni correttamente: per verificare quest'ultimo punto occorre eseguire un **test funzionale**. Nonostante il proliferare di nuove tecniche di *testing*, il collaudo funzionale rimane certamente il caposaldo per assicurare il funzionamento corretto di ogni sistema e scheda elettronica.

Concettualmente, tale tipologia di test è semplice perché si propone di verificare tutte le funzionalità del dispositivo da esaminare o Dut (Device Under Test) avendo come riferimento ciò per cui è stato progettato, testando quindi tutte le varie parti del circuito e verificando che eseguano la funzionalità richiesta.

Anche in questo caso il banco di test prevede un letto d'aghi corredato di tutta la strumentazione necessaria a stimolare e a verificare il funzionamento del Dut.

Nel caso di una scheda di elaborazione e comunicazione *wireless*, per esempio, per eseguire un test funzionale sarà necessario utilizzare, oltre alla strumentazione di stimo-



Misura di resistenza con tecnica del Guardin

A FIL DI RETE
www.ipsec.com
italy.ni.com

GLI AUTORI
C. Mancuso,
G. Pizzocolo - Ipses

lazione e acquisizione classica come alimentatori, I/O digitali e analogici, anche strumentazione di analisi RF (analizzatori di spettro e vettoriali, *transceiver* ecc.) e di acquisizione veloce (oscilloscopi e digitalizzatori).

Confrontando le due tipologie di test e considerando il caso semplice di un *driver* per interfaccia seriale Max202, tramite test ICT si potranno verificare i valori dei condensatori della pompa di carica, mentre con il test funzionale verranno inviati e letti dei pacchetti dati.

Sino a poco tempo fa, quindi, il test ICT ha permesso di verificare facilmente il corretto montaggio di tutti i componenti prima che si eseguisse il test funzionale. Tuttavia, la densità di componenti spesso raggiunta nelle schede non permette il posizionamento di un numero sufficiente di *testpoint* e l'utilizzo sempre più frequente di componenti BGA, difficilmente accessibili una volta saldati - nonostante ci siano tecniche basate sulla variazione della capacità sviluppate per evitare di dover contattare fisicamente i *pad* - rende sempre più **antieconomico o persino impossibile il test ICT**.

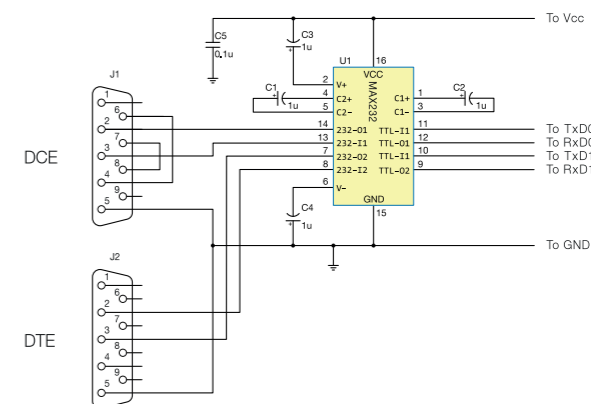
Il test Boundary Scan

La crescente complessità dei componenti elettronici digitali ha invece reso sempre più presente l'interfaccia *Boundary Scan* che risulta disponibile su tutti i componenti digitali di ultima generazione come FPGA, microcontrollori, RAM, convertitori.

Il Boundary Scan, seguendo lo standard JTAG IEEE 1149.x, prevede una circuiteria all'interno dei *chip* in grado di rendere disponibile un protocollo di collaudo completo a livello di scheda.

Tale circuiteria, adeguatamente implementata dai *chip vendors*, prevede la sostituzione dei *probe* fisici con delle celle Boundary Scan, denominate BSC. Le BSC simulano dei *probe* virtuali per ogni ingresso e uscita presente sul chip. Ogni cella permette di osservare il normale flusso di dati attraverso i *pin* di I/O e controllare lo stato del pin attraverso la comunicazione seriale della catena Boundary.

Il test Boundary Scan, anche se concettualmente molto diverso dall'ICT, permette di verificare la corretta interconnessione di tutti i componenti (assenza di corto circuiti tra le piste e verifica continuità), oltre che la presenza di molti componenti pur non potendone verificare con esattezza il valore, anche se alcune implementazioni funzionali sono possibili per tutti quei componenti accessibili dalla catena JTAG. Inoltre, il tool Boundary Scan è, in moltissimi casi, anche utilizzato per la pro-

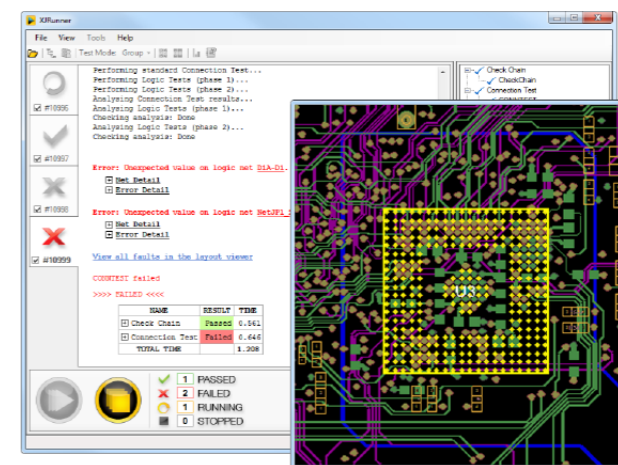


Schema di connessione tipico del driver Max232

grammazione di questi componenti.

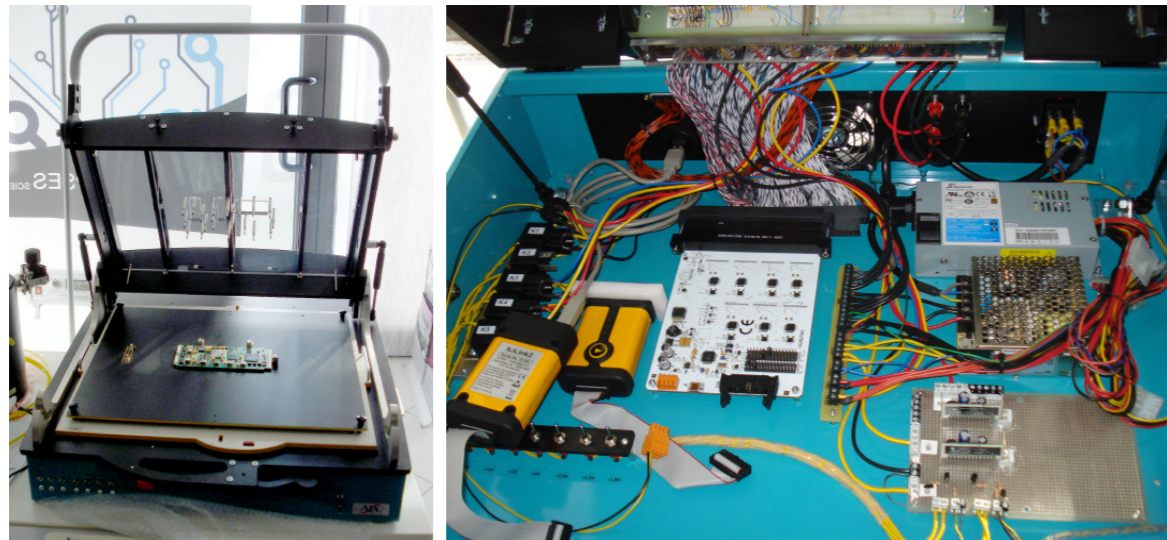
Il test ICT può quindi essere rimpiazzato in molte parti del circuito con un test Boundary Scan infinitamente meno invasivo: quest'ultimo, infatti, richiede l'accesso alla scheda tramite il solo connettore (o pads) JTAG, già normalmente disponibile sulla scheda per necessità legate al *debugging* e alla programmazione. Tuttavia il test basato su Boundary Scan non è in grado, per sua natura, di testare completamente tutti i circuiti presenti in una scheda elettronica: da solo non sarà mai in grado di testare parti analogiche, così come, più in generale, non potrà testare autonomamente tutti i componenti sprovvisti di interfaccia Boundary.

Esempio di software XJTAG di test Boundary scan che evidenzia i pad di connessione di un chip



Un approccio nuovo: il test funzionale integrato con test Boundary Scan

Per poter testare in maniera completa un sistema, è quindi indispensabile associare al test Boundary Scan un test funzionale: in questo modo non solo si è in grado di completare il test del sistema in tutte le parti scoperte dal Boundary Scan, ma si può poi eseguire il test funzionale vero e proprio.

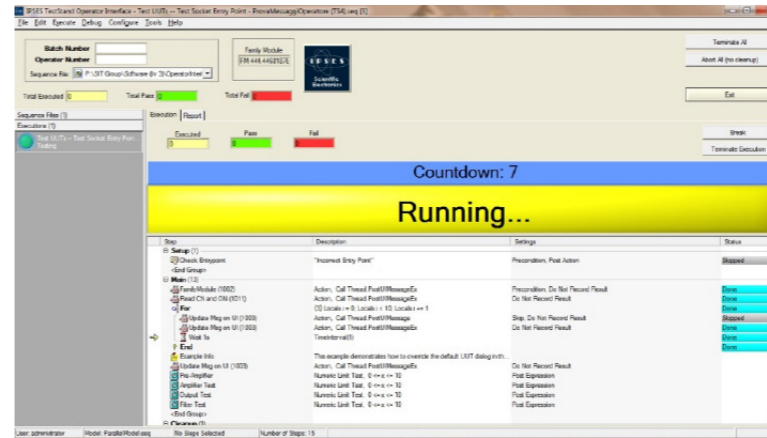
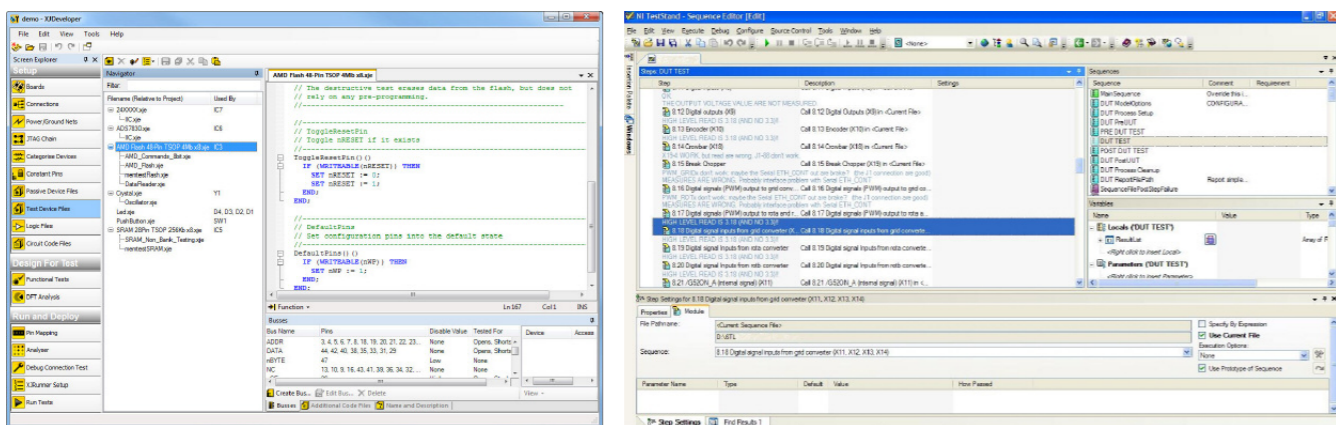


Fixture Ipses che integra in un unico dispositivo test funzionale e test Boundary Scan. A sinistra la fixture con inserito il DUT, a destra dettaglio dell'interno della fixture in cui si sono integrati sia i dispositivi per il test funzionale (schede YAV della 6TL) e interfaccia JXTAG per il testing in Boundary Scan



Schede PXI di XJTAG per il test Boundary Scan e cestello PXI di National Instruments equipaggiato con moduli hardware

Sequenza Boundary con XJTAG Developer, sequenza funzionale con NI TestStand



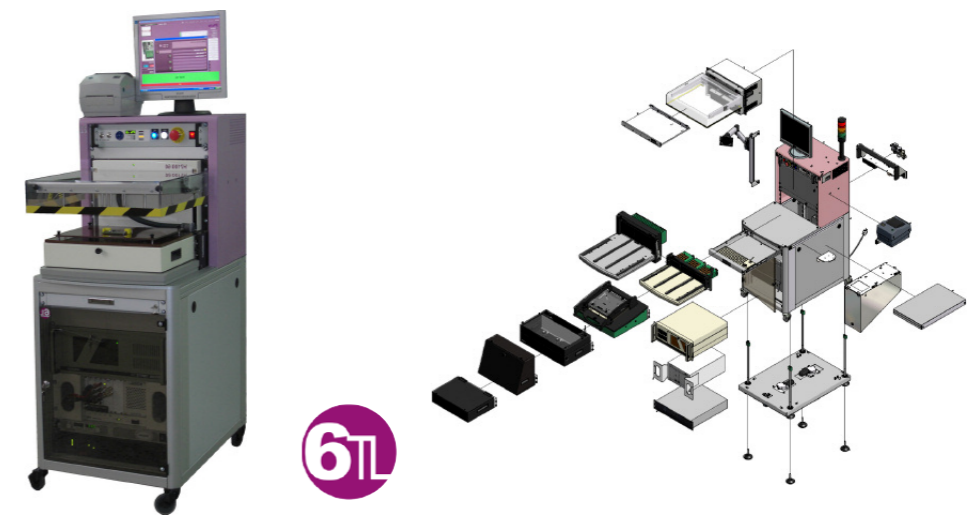
Interfaccia operatore unica sviluppata da Ipses

del test stesso che non sarà semplicemente la somma di quanto ottenibile singolarmente dai due. Facendo interagire le due tecniche si possono infatti creare condizioni di test favorevoli che altrimenti sarebbe impossibile avere: ad esempio, mediante l'eccitazione dei probe previsti per il test funzionali si possono generare pattern di test che possono essere verificati dalla catena Boundary Scan e, mediante Boundary Scan, si possono attivare parti di circuito che verranno poi verificate dalla parte funzionale.

L'efficacia di un approccio integrato non è quindi solo quella di avere una doppia tipologia di test in un unico dispositivo, ma di migliorare il test stesso che diviene più affidabile e sicuro. L'approccio integrato consente quindi di raggiungere:

- Copertura totale di tutti i circuiti del DUT (analogici e digitali) e di tutte le net.
- Tempistiche di test inferiori: oltre al fatto che sequenze del test Boundary Scan e funzionale andranno in parallelo, occorre anche considerare il tempo di carico e scarico del DUT nel

Piattaforma di test modulare 6TL-22 e schema del concetto modulare con cui è possibile assemblare le diverse parti



banco di test, che ovviamente raddoppia nel caso in cui si debbano usare due banchi.

- Elevate prestazioni di programmazione in-system.

- Diagnostica dei guasti migliore e più accurata, con una reportistica unica.

Per lo sviluppo di un sistema di test integrato National Instruments e XJTAG hanno a catalogo dei potenti tool che permettono di avere a disposizione sia tutto l'hardware necessario all'interfacciamento, sia gli ambienti di sviluppo per le sequenze di test. La scheda PXI di XJTAG, infatti, consente l'interfacciamento alla catena Boundary inserendo semplicemente il modulo all'interno di un cestello PXI di National Instruments che può essere equipaggiato con i numerosi moduli hardware sviluppati da National Instruments adatti all'applicazione di test funzionale specifica.

Anche se lo sviluppo della sequenza di test Boundary va effettuata con il tool specifico (l'ambiente XJTAG developer), la sequenza generata può non solo essere associata con la sequenza del test funzionale sviluppata in TestStand di National Instruments, ma è possibile gestire congiuntamente le parti delle sequenze che prevedono l'interazione tra le due tipologie di test. In questo modo, una volta sviluppate e correlate le sequenze funzionali e Boundary, l'interfaccia operatore sarà unica.

Scegliendo una piattaforma modulare e customizzabile come quelle sviluppate da 6TL che consentono una facile integrazione dei diversi tipi di hardware, anche di terze parti, si potrà avere un unico banco facilmente upgradabile e configurabile che integri il test funzionale e Boundary, migliorando non solo l'affidabilità del test stesso, ma velocizzandolo con costi d'investimento decisamente più contenuti. ■